

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/EP04/053669

International filing date: 22 December 2004 (22.12.2004)

Document type: Certified copy of priority document

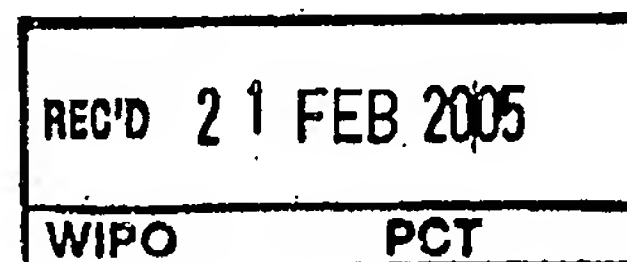
Document details: Country/Office: DE
Number: 10 2004 008 442.4
Filing date: 19 February 2004 (19.02.2004)

Date of receipt at the International Bureau: 21 February 2005 (21.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in
compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

BUNDESREPUBLIK DEUTSCHLAND**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 10 2004 008 442.4

Anmeldetag: 19. Februar 2004

Anmelder/Inhaber: Degussa AG, 40474 Düsseldorf/DE

Bezeichnung: Siliciumverbindungen für die Erzeugung von
SiO₂-haltigen Isolierschichten auf Chips

IPC: H 01 L, C 23 C

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 2. April 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Stemme

Siliciumverbindungen für die Erzeugung von SiO₂-haltigen Isolierschichten auf Chips

Die vorliegende Erfindung betrifft ein Verfahren zur Erzeugung einer SiO₂-haltigen Isolierschicht auf Chips und die Verwendung spezieller Prekursoren hierfür. Ferner betrifft die Erfindung eine entsprechend erhältliche Isolierschicht sowie Chips, die mit einer solchen Isolierschicht versehen sind.

Man ist bestrebt, immer leistungsfähigere Computerchips bereitzustellen, was beispielsweise durch eine Erhöhung der Transistorendichte und fortschreitende Miniaturisierung erreicht werden kann. Gleichzeitig unterliegen die Chips auf Basis von hochreinem Silicium einem starken Kostendruck. Dies bedeutet einerseits, dass gegebenenfalls neue Isolationsschichten mit modifizierten Eigenschaften Erfolg versprechen und diese andererseits auch kostengünstig erzeugt werden müssen.

Die Isolierung beruht auf einer Herabsetzung der elektrostatischen Kraft zweier durch diese Substanz getrennten Ladungen. Dadurch wird die kapazitative Wechselwirkung benachbarter Leiterbahnen erniedrigt.

Bei der heutigen Chip-Herstellung werden Isolationsschichten vorwiegend aus silikatischen Schichten auf SiO₂-Basis aufgebaut, wobei als Prekursor für die Erzeugung der Schichten speziell Tetraethoxysilan (TEOS) aus der umfangreichen Reihe der Silane eingesetzt wird. Mit TEOS bestehen gute Erfahrungen bezüglich der Bearbeitbarkeit. Bisher reichte die mit diesem Material erzeugbare Isolationswirkung aus. Die mechanischen Eigenschaften der mit TEOS erzeugten Schichten sind in der Regel gut. Dazu nutzt man die CVD-Technik (Chemical Vapor Deposition) oder die Spin-on-Methode (Andreas Weber, „Chemical vapordeposition – eine Übersicht“, Spektrum der Wissenschaft, April 1996, Seite 86 bis 90; Michael McCoy, „Completing the circuit“ C&EN, November 2000, Seiten 17 bis 24).

Der vorliegenden Erfindung lag die Aufgabe zugrunde, einen weiteren Prekursor für die Erzeugung einer Isolierschicht auf Chips bereitzustellen.

Die gestellte Aufgabe wurde erfindungsgemäß entsprechend den Angaben der Patentansprüche gelöst.

5 So wurde in überraschender Weise gefunden, dass man in einfacher, wirtschaftlicher und wirkungsvoller Weise als Prekursoren zur Erzeugung einer Isolierschicht auf Chips auch eine spezielle Siliciumverbindung aus der Reihe der Vinylalkoxysilane, Alkylalkoxysilane, Alkylarylalkoxysilane, Arylalkoxysilane, Methylorthosilikat sowie C₃- bis C₅-Alkylorthosilikate, Orthosilikate von Glykolen, Orthosilikate von Polyethern, Hydrogenalkoxysilane, Hydrogenaryloxysilane, Alkylhydrogensilane, Alkylhydrogenalkoxysilane, Dialkylhydrogenalkoxysilane, Arylhydrogensilane, Arylhydrogenalkoxysilane, Acetoxysilane, Silazane, Siloxane, organofunktionelle Silane, die mindestens eine Acetoxy-, Azido-, Amino-, Cyano-, Cyanato-, Isocyanato- oder Ketoximato-Gruppe tragen, organofunktionelle Silane, die mindestens einen Heterozyklus aufweisen, wobei das Siliciumatom selbst dem Heterozyklus angehören kann oder 15 kovalent an diesen gebunden ist, oder eine Mischung aus mindestens zwei Siliciumverbindungen der hier genannten Verbindungsklassen oder ein Gemisch von Tetraethoxysilan mit mindestens einer Siliciumverbindung der hier genannten Verbindungsklassen vorteilhaft verwenden kann. Als Alkoxygruppen werden dabei insbesondere Methoxy- und Ethoxygruppen bevorzugt. So können hier genannte 20 Siliciumverbindungen erfindungsgemäß als Prekursoren bei der Erzeugung von SiO₂-haltigen Isolierschichten auf Chips vorteilhaft mittels CVD-Technik oder nach der Spin-on-Methode eingesetzt werden. Erfindungsgemäß erhältliche Isolierschichten auf Chips zeichnen sich vorteilhaft durch eine hervorragende Leistungsfähigkeit und eine positive Kostenentwicklung aus.

25

Gegenstand der vorliegenden Erfindung ist somit ein Verfahren zur Erzeugung einer SiO₂-haltigen Isolierschicht auf Chips, das dadurch gekennzeichnet ist, dass man als Prekursor mindestens eine Siliciumverbindung aus der Reihe Vinylsilane, Alkylalkoxysilane, Alkylarylalkoxysilane, Arylalkoxysilane, C₁- sowie C₃- bis C₅- 30 Alkylorthosilikate, Orthosilikate mit Glykolresten, Orthosilikate mit Polyetherresten, Hydrogenalkoxysilane, Hydrogenaryloxysilane, Alkylhydrogensilane, Alkylhydrogenalkoxysilane, Dialkylhydrogenalkoxysilane, Arylhydrogensilane, Arylhydrogenalkoxysilane, Acetoxysilane, Silazane, Siloxane, organofunktionelle Silane, die mindestens

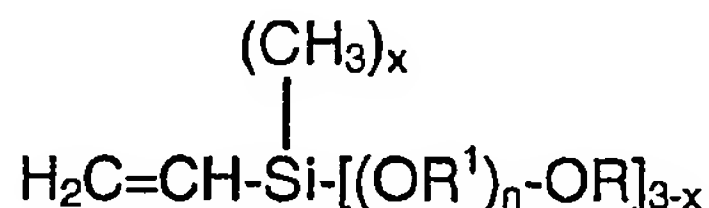
- eine Acetoxy-, Azido-, Amino-, Cyano-, Cyanato-, Isocyanato- oder Ketoximato-Gruppe tragen, organofunktionelle Silane, die mindestens einen Heterozyklus aufweisen, wobei das Siliciumatom selbst dem Heterozyklus angehören kann oder kovalent an diesen gebunden ist, oder eine Mischung aus mindestens zwei der zuvor
- 5 genannten Verbindungen oder ein Gemisch von Tetraethoxysilan mit mindestens einer der zuvor genannten Siliciumverbindungen einsetzt.

Als erfindungsgemäß besonders bevorzugte Beispiele für Prekursoren – aber nicht ausschließlich - sind nachfolgende Verbindungen zu nennen:

10

Vinylalkoxysilane, wie Vinyltrimethoxysilan, Vinyltriethoxysilan, Vinylsilane mit Polyetherresten bzw. Glykolresten, die im Wesentlichen der allgemeinen Formel

15



20

mit $\text{R}^1 = -(\text{CH}_2)-, -(\text{CH}_2)_2-, -(\text{CH}_2)_3-, -(\text{CH}_2)_4-, -(\text{CH}_2)_5-, -(\text{CH}_2)_6-, x = 0$ oder $1, n = 1$ bis 40 , bevorzugt 1 bis 15 , insbesondere 1 bis 10 , und $\text{R} = \text{H}, -\text{CH}_3, -\text{C}_2\text{H}_5, -\text{C}_3\text{H}_7, -\text{C}_4\text{H}_9, -\text{C}_5\text{H}_{11}, -\text{C}_6\text{H}_{13}$, wobei Gruppen R auch verzweigte Alkylreste sein können, genügen, beispielsweise Vinyltris(methoxyethoxy)silan, sowie Vinylalkylalkoxysilane, wie Vinylmethyldialkoxysilan, sowie Vinylarylalkoxysilane; Methyltrimethoxysilan, Ethyltrimethoxysilan, Ethyltriethoxysilan, i- und n-Propyltrimethoxysilan, i- und n-Propyltriethoxysilan, i- und n-Butyltrimethoxysilan, i- und n-Butyltriethoxysilan, tert.-Butyltrimethoxysilan, tert.-Butyltriethoxysilan, Phenyltrimethoxysilan, Phenyltriethoxysilan, n-Propylmethyldimethoxysilan, Methylorthosilikat, n-Propylorthosilikat, Tetrabutylglykolorthosilikat, Amyltrimethoxysilan, Bis(methyltriethylenglykol)dimethylsilan, 2-(Cyclohex-3-enyl)ethyltriethoxysilan, Cyclohexylmethyldimethoxysilan, Cyclohexyltrimethoxysilan, Cyclopentylmethyldimethoxysilan, Cyclopentyltriethoxysilan, Di-i-butylmethoxysilan, Di-i-propylmethoxysilan, Dicyclopentylmethoxysilan, Dimethyldiethoxysilan, Diphenyldimethoxysilan, Vinyltriacetoxysilan, 2-Phenylethyltriethoxysilan, 2-Phenylethylmethyldiethoxysilan, 3-Methacryloxypropyltrimethoxysilan, 3-Acryloxypropyltrimethoxysilan, 3-Methacryloxy-2-methyl-

25

30

propyltrimethoxysilan, 3-Acryloxy-2-methyl-propyltrimethoxysilan, Methyldiethoxysilan, Methylpropyldiethoxysilan, Methylpropyldimethoxysilan, Trimethoxysilan, Triethoxysilan, Dimethylethoxysilan, Triethylsilan, Methyltriacetoxysilan, Ethyltriacetoxysilan, Vinyltriacetoxysilan, Di-tert-butoxydiacetoxysilan, Heptamethyldisilazan, 5 Hexamethyldisilazan, N,O-Bis(trimethylsilyl)acetamid, 1,3-Divinyltetramethyldisilazan, Hexamethyldisiloxan, 1,3-Divinyltetramethyldisiloxan, 1,1,3,3-Tetramethyldisiloxan, 3-Acetoxypropyltrimethoxysilan, 3-Acetoxypropyltriethoxysilan, Trimethylsilylacetat, 3-Azidopropyltriethoxysilan, N-(n-Butyl)-3-aminopropyltrimethoxysilan, 3-Aminopropyltrimethoxysilan, 3-Aminopropyltriethoxysilan, 3-Amino-2-methylpropyltriethoxysilan 3-Aminopropylmethyldimethoxysilan, 3-Aminopropylmethyldiethoxysilan, 3-Cyano-10 propyltriethoxysilan, Trimethylsilylnitril, 3-Cyanatopropyltrimethoxysilan, 3-Cyanatopropyltriethoxysilan, 3-Isocyanatopropyltrimethoxysilan, Isocyanatopropyltriethoxysilan, Methyltris(methylethylketoximato)silan, N-(1-Triethoxysilyl)ethylpyrrolidon-2, 3-(4,5-Dihydroimidazolyl)propyltriethoxysilan, 1-Trimethylsilyl-1,2,4-triazol, 3-Morpho- 15 linopropylmethyldiethoxysilan, 3-Morpholinopropyltriethoxysilan sowie 2,2-Dimethoxy-1-oxa-2-sila-6,7-benzocycloheptan sowie kondensierte bzw. cokondensierte Silane, Oligosiloxane bzw. Polysiloxane aus beispielsweise einem oder mehreren der zuvor genannten Prekursoren, wie z. B. Vinyltrimethoxysilanoligomere (DYNASYLAN® 6490), Vinyltriethoxysilanoligomere 20 (DYNASYLAN® 6498) sowie Vinyl/Alkylsiloxancooligomere (DYNASYLAN® 6590) – um nur einige Beispiele zu nennen -, oder cokondensierte Oligosiloxane, wie sie beispielsweise – aber nicht ausschließlich – aus EP 0 716 127 A2 sowie EP 0 716 128 A2 zu entnehmen sind (u. a. DYNASYLAN® HS 2627, DYNASYLAN® HS 2909, DYNASYLAN® HS 2776, DYNASYLAN® HS 2775, DYNASYLAN® HS 25 2926).

Beim erfindungsgemäßen Verfahren führt man die Erzeugung einer SiO₂-haltigen Isolierschicht auf Chips bevorzugt in an sich bekannter Weise mittels CVD-Technik oder nach der Spin-on-Methode durch.

30

Im Allgemeinen führt man das erfindungsgemäße Verfahren zur Erzeugung einer SiO₂-haltigen Isolierschicht mittels CVD-Technik wie folgt durch:

In einem geeigneten Reaktor, z. B. Applied Centura HAT oder Novellus Concept One 200, kann man oben genannte Prekursoren auf Siliciumbasis oder Mischungen von Prekursoren verdampfen und an heißen Oberflächen, z. B. einem Siliciumwafer, zum festen Schichtmaterial reagieren lassen. Als vorteilhaft haben sich neuere
5 Abwandlungen dieses Verfahrens, wie zum Beispiel RPCVD (reduced pressure chemical vapor deposition), LPCVD (low pressure chemical vapor deposition) sowie PECVD (plasma enhanced chemical vapor deposition) erwiesen, da diese eine schnellere Abscheidung bei zum Teil deutlich reduzierter Temperatur ermöglichen.

1 Ferner kann man zur erfindungsgemäßen Erzeugung einer SiO_2 -haltigen Isolierschicht auf Chips nach der Spin-on-Methode arbeiten, wobei man in der Regel wie folgt verfährt:

15 Üblicherweise werden flüssige, siliciumhaltige Verbindungen, Mischungen flüssiger, siliciumhaltiger Verbindungen oder Lösungen dieser Verbindungen in geeigneten verdampfbaren Lösungsmitteln auf die Oberfläche eines Siliciumwafers aufgebracht und durch Rotation des Wafers ein gleichmäßiger dünner Film erzeugt. Durch eine anschließende Trocknung bei 20 bis 500 °C kann der so erzeugte Film gehärtet werden.

20 20 Weiterer Gegenstand der vorliegenden Erfindung ist eine Isolierschicht für Chips, erhältlich nach dem erfindungsgemäßen Verfahren.

25 Ebenso ist Gegenstand der Erfindung ein Chip mit Isolierschicht, erhältlich nach dem erfindungsgemäßen Verfahren.

Ferner ist Gegenstand der vorliegenden Erfindung die erfindungsgemäße Verwendung hier offenbarter Prekursoren zur Erzeugung einer Isolierschicht auf Chips.

Patentansprüche:

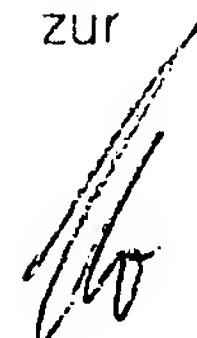
1. Verfahren zur Erzeugung einer SiO_2 -haltigen Isolierschicht auf Chips,
dadurch gekennzeichnet,
5 dass man als Prekursor mindestens eine Siliciumverbindung aus der Reihe Vinylsilane, Alkylalkoxysilane, Alkylarylalkoxysilane, Arylalkoxysilane, C_1 - und C_3 - bis C_5 -Alkylorthosilikate, Orthosilikate mit Glykolresten, Orthosilikate mit Polyetherresten, Hydrogenalkoxysilane, Hydrogenaryloxysilane, Alkylhydrogen-
silane, Alkylhydrogenalkoxysilane, Dialkylhydrogenalkoxysilane,
10 Arylhydrogensilane, Arylhydrogenalkoxysilane, Acetoxysilane, Silazane, Siloxane, organofunktionelle Silane, die mindestens eine Acetoxy-, Azido-, Amino-, Cyano-, Cyanato-, Isocyanato- oder Ketoximato-Gruppe tragen, organofunktionelle Silane, die mindestens einen Heterozyklus aufweisen, wobei das Siliciumatom selbst dem Heterozyklus angehören kann oder kovalent an
15 diesen gebunden ist, oder eine Mischung aus mindestens zwei Siliciumverbindungen der hier genannten Verbindungsklassen oder ein Gemisch von Tetraethoxysilan mit mindestens einer Siliciumverbindung der hier genannten Verbindungsklassen einsetzt.
- 20 2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
dass man die Erzeugung einer SiO_2 -haltigen Isolierschicht auf Chips mittels CVD-Technik oder nach der Spin-on-Methode durchführt.
- 25 3. Verfahren nach Anspruch 1 oder 2,
dadurch gekennzeichnet,
dass man mindestens einen Prekursor aus der Reihe Vinyltrimethoxysilan, Vinyltriethoxysilan, Vinylsilane mit Polyetherresten sowie Glykolresten, Vinyl-
tris(methoxyethoxy)silan, Vinylmethyldialkoxysilan, Vinylarylalkoxysilane,
30 Methyltrimethoxysilan, Ethyltrimethoxysilan, Ethyltriethoxysilan, Propyltri-
methoxysilan, Propyltriethoxysilan, Butyltrimethoxysilane, Butyltriethoxysilane, Phenyltrimethoxysilan, Phenyltriethoxysilan, Propylmethyldimethoxysilan,

5 Methylorthosilikat, n-Propylorthosilikat, Tetrabutylglykolorthosilikat, Amyltri-
 methoxysilan, Bis(methyltriethylenglykol)dimethylsilan, 2-(Cyclohex-3-enyl)-
 ethyltriethoxysilan, Cyclohexylmethyldimethoxysilan, Cyclohexyltrimethoxysilan,
 Cyclopentylmethyldimethoxysilan, Cyclopentyltrimethoxysilan, Di-i-
 butyldimethoxysilan, Di-i-propyldimethoxysilan, Dicyclopentyldimethoxysilan,
 10 Dimethyldiethoxysilan, Diphenyldimethoxysilan, Vinyltriacetoxysilan, 2-Phenyl-
 ethyltriethoxysilan, 2-Phenylethylmethyldiethoxysilan, 3-Methacryloxypropyltri-
 methoxysilan, 3-Acryloxypropyltrimethoxysilan, 3-Methacryloxy-2-methylpropyl-
 trimethoxysilan, 3-Acryloxy-2-methylpropyltrimethoxysilan, Methyldiethoxysilan,
 Methylpropyldiethoxysilan, Methylpropyldimethoxysilan, Trimethoxysilan,
 Triethoxysilan, Dimethylethoxysilan, Triethylsilan, Methyltriacetoxysilan, Ethyl-
 triacetoxysilan, Vinyltriacetoxysilan, Di-tert-butoxydiacetoxysilan, Heptamethyl-
 15 disilazan, Hexamethyldisilazan, N,O-Bis(trimethylsilyl)acetamid, 1,3-Divinyltetra-
 methyldisilazan, Hexamethyldisiloxan, 1,3-Divinyltetramethyldisiloxan, 1,1,3,3-
 Tetramethyldisiloxan, 3-Acetoxypentyltrimethoxysilan, 3-Acetoxypentyltri-
 ethoxysilan, Trimethylsilylacetat, 3-Azidopentyltriethoxysilan, N-(n-Butyl)-3-
 aminopentyltrimethoxysilan, 3-Aminopentyltrimethoxysilan, 3-Aminopentyltri-
 ethoxysilan, 3-Amino-2-methylpropyltriethoxysilan, 3-Aminopentylmethyldi-
 methoxysilan, 3-Aminopentylmethyldiethoxysilan, 3-Cyanopentyltriethoxysilan,
 20 Trimethylsilylnitril, 3-Cyanatopentyltrimethoxysilan, 3-Cyanatopentyltriethoxy-
 silan, 3-Isocyanatopentyltrimethoxysilan, Isocyanatopentyltriethoxysilan,
 Methyltris(methylethylketoximato)silan, N-(1-Triethoxysilyl)ethylpyrrolidon-2, 3-
 (4,5-Dihydroimidazolyl)propyltriethoxysilan, 1-Trimethylsilyl-1,2,4-triazol, 3-
 Morpholinopentylmethyldiethoxysilan, 3-Morpholinopentyltriethoxysilan sowie
 25 2,2-Dimethoxy-1-oxa-2-sila-6,7-benzocycloheptan sowie kondensierte bzw.
 cokondensierte Silane, Oligosiloxane bzw. Polysiloxane einsetzt.

4. Isolierschicht für Chips erhältlich nach einem der Ansprüche 1 bis 3.

30 5. Chip mit Isolierschicht erhältlich nach einem der Ansprüche 1 bis 3.

6. Verwendung von Prekursoren nach einem der Ansprüche 1 bis 3 zur Erzeugung einer Isolierschicht auf Chips.



Zusammenfassung:

Siliciumverbindungen für die Erzeugung von SiO₂-haltigen Isolierschichten auf Chips

5

Die vorliegende Erfindung betrifft ein Verfahren zur Erzeugung einer SiO₂-haltigen Isolierschicht auf Chips und die Verwendung spezieller Prekursoren hierfür. Ferner betrifft die Erfindung eine entsprechend erhältliche Isolierschicht sowie Chips, die mit einer solchen Isolierschicht versehen sind.



DO/ EO WORKSHEET

Ered Smith, Patent Application Specialist/ National Stage Division

U.S. Appl. No. 10/586075

International Appl. No. PCT/EP2004/53669

Application filed by : ☐ 20 months ☒ 30 months

WIPO PUBLICATION INFORMATION :

Publication No.: WO200 5/080029

Publication Language : ☐ English ☐ German ☐ Japanese ☐ Chinese ☐ Korean
☐ French ☐ Spanish ☐ Russian ☐ Other : _____

Publication Date : 1 Sep 200 5

Not Published : ☐ U.S. only designated ☐ EP request

Published : ☒ EP request

INTERNATIONAL APPLICATION PAPERS IN THE APPLICATION FILE :

☐ International Application (RECORD COPY)

☐ PCT/IB/306

☐ Article 19 Amendments

☐ Request form PCT/RO/101

☐ PCT/IPEA/409 IPER : ☐ EP ☐ JP ☐ SE ☐ AU
☐ US ☐ FR ☐ CN ☐ ES ☐ RU ☐ AT ☐ KR ☐ _____

☒ PCT/ISA/210 - Search Report : ☒ EP ☐ JP ☐ SE ☐ AU
☐ US ☐ FR ☐ CN ☐ ES ☐ RU ☐ AT ☐ KR ☐ _____ ☒ NONE

☐ Annexes to 409

☐ Search Report References

☐ PCT/ISA/237 : ☐ EP ☐ JP ☐ SE ☐ AU
☐ US ☐ FR ☐ CN ☐ ES ☐ RU ☐ AT ☐ KR ☐ _____

☒ Priority Document (s) No. 1

☐ N/A

☐ PCT/IPEA/409 or PCT/ISA/237 was NOT AVAILABLE at the time of paralegal review

☐ Priority Document was NOT AVAILABLE at the time of paralegal review

☐ Other : _____

RECEIPTS FROM THE APPLICANT (other than checked above) :

☐ Basic National Fee (or authorization to charge)

☐ Preliminary Amendment(s) Filed on :

1. ☐ same as 371 request date 2. _____ 3. _____

☐ Description ☐ Claims ☐ Abstract

☒ Information Disclosure Statement(s) Filed on :

1. ☒ same as 371 request date 2. _____ 3. _____

☐ Drawing Figure(s) - (# of drwgs. _____)

☐ Assignment Document (forwarded to Assignment Branch)

☐ Translation of Article 19 Amendments

☐ Assignee Statement Under 37 CFR 3.73(b)

☐ entered ☐ not entered :

☐ Assignee PG Publication Notice

☐ not a page for page substitution

☐ replaced by Article 34 Amendment

☐ Substitute Specification Filed on :

1. ☐ same as 371 request date 2. _____ 3. _____

☐ Annexes to 409

☐ entered ☐ not entered :

☐ Verified Small Status Statement

☐ not a page for page substitution

☐ no translation ☐ other : _____

☐ Oath/ Declaration (executed)

☒ Application Data Sheet

☐ Oath/ Declaration ☐ unsigned ☐ no citizenship ☐ other

☐ Power of Attorney

☐ DNA Diskette ☐ Sequence Listing

☐ Change of Address

☐ Other : _____

NOTES : ☐ I.A. used as Specification ☐ Other :

35 U.S.C. 371 - Receipt of Request (PTO-1390)

mo. 7 / day 20 / yr. 2006

Date Acceptable Oath/ Declaration Received

☐ Same as 371 Req. Date; ☐ mo. / day / yr. 200

Date of Completion of requirements under 35 U.S.C. 371

☐ Same as 371 Req. Date; ☐ Same as OATH Date; ☐ mo. / day / yr. 200

Date of Completion of DO/ EO 903 - Notification of Acceptance

Date of Completion of DO/ EO 905 - Notification of Missing Requirements

Date of Completion of DO/ EO 909 - Notification of Abandonment

Date of Completion of DO/ EO 916 - Notification of Defective Response

Date of Completion of DO/ EO 922 - Notification to Comply w/ Requirements for Patent Applications
Containing Nucleotide and/or Amino Acid Sequence Disclosures

Date of Completion of DO/ EO 923